

Tipps für Leiterplattendesigner

Fertigungsgerechtes Layout für HDI-Leiterplatten

In Ausgabe 8 und 10/2007 hat Christian Ranzinger, Leiter Technologie beim Berliner Leiterplattenhersteller CONTAG GmbH, Entscheidungskriterien für HDI-Schaltungen sowie Empfehlungen für den Einstieg in die HDI-Thematik gegeben. Diese Beiträge finden Sie über den InfoClick-Code 211147 im Internet unter www.elektronikpraxis.de. Im dritten Kapitel dieser Themenreihe von CONTAG geht es um die wirtschaftliche Fertigerbarkeit feinsten Strukturen, insbesondere den Zusammenhang zwischen Kupferschichtdicken, Isolationsabstand und geringster sinnvoll fertiger Leiterbahnbreite.

Wie fein soll es denn wirklich sein? In der Theorie sind Leiterbahnen Gebilde mit einem rechtwinkligen Querschnitt. Leiterbahnen und Isolationsabstände schließen wie in Bild 1 gezeigt unmittelbar aneinander an. Auf dieser vereinfachten Annahme basieren auch die Festlegung und Prüfung der Produktionsparameter sowie die Darstellung der Strukturen auf dem Bildschirm des CAD-Systems. In der Praxis ergibt sich jedoch wie in Bild 2 dargestellt eine trapezförmige Kupferstruktur mit einem um auf beiden Seiten jeweils um das Maß $x/2$ reduzierten Isolationsabstand. Grund dafür ist der Strukturierungsprozess auf der Leiterplatte. Bei der Print &

Abhängigkeiten von Kupferdicken und Strukturweiten

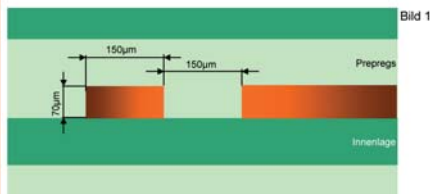


Bild 1
In der Theorie sind die Flanken der Leiter rechteckig ausgebildet. Auf dieser Basis erfolgen Prüfung des Layouts und Festlegung der Produktionsparameter.

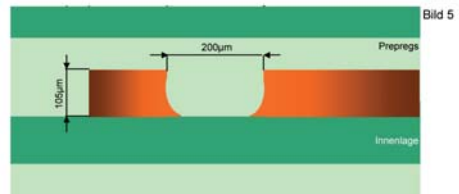


Bild 5
Eine prozesssichere Herstellung von Leiterplatten mit hohen Kupferdicken ist gewährleistet bei Einhaltung der vom Hersteller vorgegebenen Machbarkeiten.

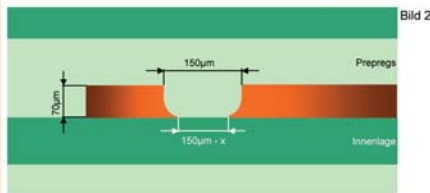


Bild 2
Die Kupferstrukturen werden durch Abdecken mit Resist und anschließendem Ätzen gebildet. Bedingt durch das flüssige Ätzmedium und die resultierende Unterätzung, ergibt sich ein trapezförmige Struktur wegen abgeschragter Flanken.

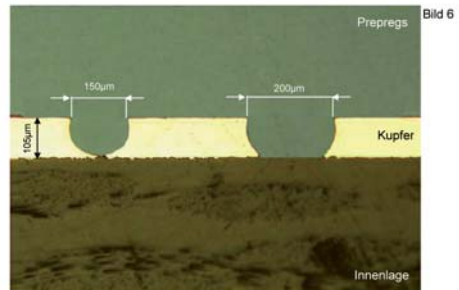


Bild 6
Schiffsbild einer Leiterplatte

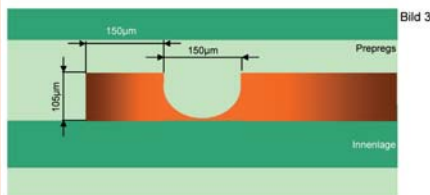


Bild 3
Wird das Verhältnis von Kupferdicke zu Strukturweite zu groß, lassen sich Kurzschlüsse bei Einhaltung im Layout geforderter Leiterzugbreiten - physikalisch bedingt - nicht vermeiden.

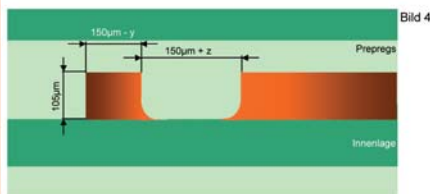
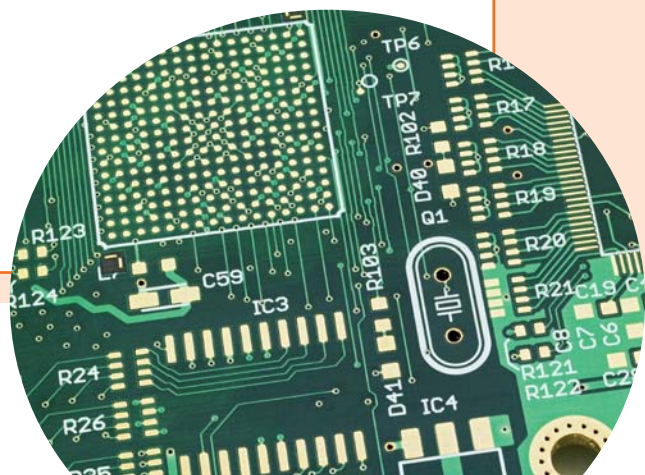


Bild 4
Um die notwendige Isolation zu erreichen, kann dies durch einen verlängerten Ätzprozess bewirkt werden. Dies hat zur Folge, dass Leiterzugbreiten (gemäß Layout) unterschritten werden.

Kupferdicke		mögliche Strukturweiten	
5 µm		50 µm	
18 µm		75 µm	
35 µm		100 µm	
70 µm		150 µm	
105 µm		200 µm	

Tabelle 1



Etch Technik für Innenlagen und der so genannten Panel-Plating-Technik für Außenlagen wird die Kupferaußenlage mit einem lichtempfindlichen Resist abgedeckt. Nach dem Belichten und Entwickeln bleiben nur die späteren Kupferflächen und Leiterbahnen mit dem Resist bedeckt, der Rest der Kupferlage wird weggeätzt.

■ Einfach ätzend!

Wird nun das Verhältnis von Kupferdicke zu Strukturweite zu groß, so kommt es irgendwann durch das Unterschreiten der Mindestabstände an den Trapezsockeln unten am Übergang zur Innenlage zum Kurzschluss. Trotz im Layout-System korrekter Leiterbahnbreiten und Abstände können im Extremfall die Kupferbahnen sogar zusammenwachsen, wie Bild 3 zeigt. Eine Unterbrechung der Kupferschicht zwischen den einzelnen Leiterbahnen durch den gewünschten Isolationsgraben hat hier also nie stattgefunden. Eine mögliche Lösung für diese Thematik kann eine zeitliche Verlängerung des Ätzprozesses sein. Dabei besteht aber die Gefahr, dass die verbleibenden Leiterzüge durch Unterätzung des Ätzresists von den Flanken her zu schmal werden. Dies ist in Bild 4 dargestellt. Man sieht deutlich, dass zwar in der Sohle des Ätzgrabens jetzt der gewünschte Isolationsabstand erreicht wird, an der Oberfläche jedoch erweitert sich der Abstand um das Maß z und die Strukturweite der Leiterbahn verringert sich entsprechend um das Maß y . Gemeinerweise sind die genannten Effekte nicht nur stark nicht-linear, sondern hängen auch entscheidend von der verwendeten Ätztechnologie (Maschinenausführung, Chemie) ab. Eine zu starke Annäherung an die Machbarkeitsgrenzen oder sogar deren Überschreitung führt wie oben beschrieben unweigerlich zu einer sinkenden Ausbeute. Um eine prozesssichere und exakt reproduzierbare Herstellung von Leiterplatten zu gewährleisten, müssen daher die Vorgaben des Herstellers für die gewählte Technologie strikt eingehalten werden. Ein Beispiel hierzu ist in Bild 5 aufgeführt.

■ Die Lösung

Die Vorgaben des Leiterplattenherstellers stellen charakteristische Leistungsmerkmale dar und sind unbedingt einzuhalten! Schon bei der Auswahl des Fertigers und eventueller Zweitlieferanten ist hier auf Kompatibilität, Prozesssicherheit und Prozessgüte zu achten. Die CONTAG GmbH führt hierzu regelmäßige Tests und Kontrollen durch Schlitze und Vermessung dieser Schlitze bei ihren Leiterplatten durch. Bild 6 zeigt reale Proben für dicke Leiterbahnen wie in den Bildern 3 und 5 bereits symbolisch gezeigt. Einen grobe Planungshilfe gibt Tabelle 1. Hier sind allgemeine Richtlinien für den Zusammenhang zwischen Kupferdicken und minimal möglichen Strukturweiten für CONTAG HDI-Standardprozesse aufgezeigt.

Auch Layouter und Entwickler können Ihren Beitrag für eine hohe Ausbeute leisten. Indem Sie nicht immer und überall an die Grenzen des Machbaren gehen, sondern nur da wo es unbedingt erforderlich ist. An den übrigen Stellen sollten zumindest Isolationsabstände immer so groß gemacht werden, wie es die lokale Situation ermöglicht.

Die CONTAG GmbH bietet Ihren Kunden eine solche Design-for-Manufacturing-Optimierung als Dienstleistung bzw. als Fertigungsoption an. Zum Einsatz kommen hier das jahrelange Knowhow der Spezialisten im Haus sowie moderne Genesis CAM-Stationen. (cm)
Im nächsten Kapitel in Ausgabe 14/2007 besprechen wir mit der Restring-Thematik ein weiteres Beispiel möglicher Layout-Optimierungen für HDI-Designs.

CONTAG
InfoClick

Tel. +49(0)30 3517880
211147